

Infos pratiques

- > ECTS : 3.0
- > Nombre d'heures : 26.0
- > Langue(s) d'enseignement : Français
- > Niveau d'étude : BAC +4
- > Période de l'année : Enseignement septième semestre
- > Méthodes d'enseignement : En présence
- > Forme d'enseignement : Cours magistral et Travaux dirigés et Travaux pratiques
- > Ouvert aux étudiants en échange : Oui
- > Campus : Campus de Ville-d'Avray
- > Composante : Systèmes Industriels et techniques de Communication
- > Code ELP : 5Z7LLDSP
- > En savoir plus : Page web de la composante <https://ufr-sitec.parisnanterre.fr>

Présentation

Cet EC présente l'architecture d'un processeur de signal (DSP) ainsi que ses spécificités. Il aborde également le développement logiciel (langage assembleur), l'utilisation de bibliothèques spécialisées et l'optimisation logiciel.

This subject presents the architecture of a digital signal processor (DSP) as well as its features. It also covers software development (assembly coding language), use of specialized libraries and software optimization.

Objectifs

Les objectifs sont :

- Programmation sur cible
- Programmation en langage assembleur
- Débogage

Évaluation

Évaluation des TPs et devoir surveillé

Pré-requis nécessaires

- Compétences en programmation
- Bases de traitement du signal

Compétences visées

- Connaissance de l'architecture d'un processeur de signaux

Examens

Contrôle continu : Évaluation des TPs (25%) et devoir surveillé en 2h (75%)

Bibliographie

<https://www.analog.com/en/products/adsp-21065l.html>

Ressources pédagogiques

Polycopié de cours, fiches de TD et de TP

Contact(s)

> **Shah nawaz Burokur**

Responsable pédagogique
sburokur@parisnanterre.fr